

技 術 論 文

# SiCパワー半導体用MSE膜技術の開発

Development of Metastable Solvent Epitaxy technology for silicon carbide power devices

松 浪 徹*	吉 岡 久*
T. Matsunami	H. Yoshioka
浜 田 信 吉*	中 村 信 彦*
S. Hamada	N. Nakamura

## 概 要

独創的なエピタキシャル成長法であるMSE (Metastable Solvent Epitaxy) にてSiCバッファ膜を成膜し、SiCパワー半導体に悪影響を及ぼす転位が低減できる技術を開発した。表面平坦性や高ドナー密度制御など、バッファ膜として求められる機能を満たしつつ大面積基板への成長に取り組んでおり、その原理や性能について報告する。

## Synopsis

The technology to reduce dislocations in SiC crystal that influences SiC power device performance was developed. The reduction of dislocations was achieved thanks to grow a buffer layer on SiC substrate, the method of which is an unique epitaxial growth called as MSE (Metastable Solvent Epitaxy). We have investigated a buffer layer fulfilling the requirements for not only basic functions like surface smoothness and high donor density control but the growth on a large substrate.

### 1. はじめに

低炭素社会の実現に向け電力の有効利用が重要となっている。太陽光発電などの分散電源やハイブリッドカー・電気自動車が普及していく中、発電と電力消費の両面から今後ますます効率的なエネルギーの活用が望まれる。SiC(シリコンカーバイド)パワー半導体は、これらの製品に搭載される電力変換器の損失を大幅に低減し、かつシステムをコンパクトにできることからSi(シリコン)に替わる新しい材料として大きな期待が寄せられている。しかしSiC基板は高価であり、また結晶中には多くの欠陥が含まれ、デバイス歩留り向上が進まないことから普及が遅れているという現状がある。

当社ではSiCパワー半導体動作に悪影響を及ぼす転位欠陥を低減する技術を開発した。この技術によりSiC基板の品質を向上させSiCパワー半導体の普及を促すことができる。以下にその詳細を報告する。

### 2. SiCパワー半導体実用化の課題とMSE

SiCパワー半導体実用化の現状において、Siと比べて基板が高価なことが普及の阻害要因のひとつである。CVD(Chemical Vapor Deposition)によるエピタキシャル成長で使用する基板に一定の角度(OFF角)をつけるため、基板切断時にロスが発生することが基板価格を上げる一因となっている。

またSiCには多くの結晶欠陥が存在し、デバイスの歩留りが低い事も大きな問題点である。SiC結晶欠陥のうちマイクロパイプは耐圧歩留りに影響があり、長らく大きな課題となっていたが、ここ数年で基板開発側の努力によりマイクロパイプフリー基板ができるなど、殆ど問題にならないレベルとなりつつある。

次に克服すべき課題となる結晶欠陥は、基底面転位(BPD)とらせん転位(TSD)である。BPDはpn接合型ダイオードの順方向特性低下の要因となる<sup>(1)</sup>。TSDは高耐

\* (株)エクトロン

圧JBSダイオードのリーク電流発生要因であるとされている<sup>(2)</sup>。またBPDやTSDの存在がSiC-MOSFET熱酸化膜の信頼性に大きな悪影響を及ぼしているという報告もある<sup>(3)</sup>。

BPDやTSDといった問題欠陥についても基板側で低減する努力が行われている。しかしながら、SiC基板中の結晶欠陥は依然として平方センチメートルあたり1万個程度存在しており、問題欠陥を大幅に低減した基板を量産することは非常に困難である。また活性層として形成する、CVDによるエピタキシャル膜によってもBPDは低減可能であるが、TSDを低減できる割合は極めて低い<sup>(4)</sup>。

このような状況の下、当社ではSiC結晶中の問題欠陥を低減できる有効な方法であるMSE法によるSiCエピタキシャル成長の開発に取り組んでいる。MSE法のメリットは下記の通りである。

- ① BPD及びTSDの飛躍的な低減が可能
- ② 低OFF角基板上への成長が可能
- ③ 高速成長性(100  $\mu\text{m/hr}$ 以上)

MSE成長によって後述する問題欠陥の低減ができる上、OFF角をつけない基板上への成長が可能であり、高速成長性と相まって半導体製造コストを下げる技術として非常に有望である。

### 3. MSEによるSiCエピタキシャル膜の概要

#### 3.1 MSE法

当社のMSE法の概要は図1の通りである。MSEとはMetastable Solvent Epitaxy(準安定溶媒エピタキシー)の略であり、関西学院大学 金子忠昭教授の考案による日本発の独自技術である<sup>(5)</sup>。

成長時はSiC基板とカーボン原料でSi原料を挟むように配置し高温加熱を行う。融点(1420°C)以上で融解したSiが300  $\mu\text{m}$ 以下の薄い融液層を形成し、Siに溶け出したカーボンが拡散してSiC基板に到達しSiCエピタキシャル(以下、エピと略す)膜が成長する。SiC基板及び原料部材は金属製のルツボに収め、ルツボ周辺から加熱を行なう。基板とその周辺には積極的な温度差をつけないため、時間的・空間的に熱平衡状態で膜成長が進行する。

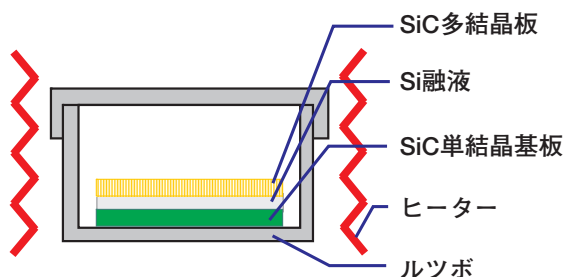


図1 MSEによるSiC成長法の概略構造図

#### 3.2 SiCエピタキシャル膜

図2に4H-SiC基板上へMSE成長したエピ膜断面の高分解透過電子顕微鏡像を示す。MSE膜が基板と同じ4Hの折り返し構造をとりながら規則正しくエピ成長していることがわかる。ラマン分光法による観察などからも4H多形のみが成長している事を確認している。

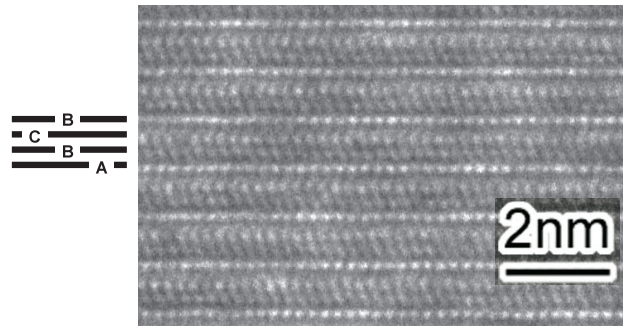


図2 MSE膜断面の高分解透過電子顕微鏡

### 4. MSEによる転位低減効果

MSEエピ成長による転位密度の変化を計測し転位低減の効果を確認した。転位密度の測定は、SiC基板をエッチングすることで形成されるエッチピットを計測して行った。MSE成膜前後の転位密度の一例を表1に示す。

表1 MSE成膜前後の欠陥密度測定例

欠陥の種類	(cm <sup>-2</sup> )	
	MSE成長前	MSE成長後
マイクロパイプ(MP)	<1	<1
らせん転位(TSD)	1×10 <sup>3</sup>	<1
刃状転位(TED)	3×10 <sup>3</sup>	1×10 <sup>4</sup>
基底面転位(BPD)	7×10 <sup>3</sup>	4×10 <sup>2</sup>

主な欠陥の挙動は下記の通りである。

#### 4.1 BPD低減

8°OFF 4H-SiC基板上へのMSE膜について、エッチングと研磨を繰り返し行ないMSE膜中でのBPDの挙動を調べた。計測したBPD密度の推移を図3に示す。MSE膜厚が増加するにつれてBPD密度が減少(TEDへ変換)しており、欠陥低減の効果があることがわかる<sup>(6)</sup>。エッチングと研磨を繰り返して各層で得られたエッチピット像によるBPDの移り変わりを図4に示す。基板-エピ界面付近(a)ではBPDが<1-100>方向とほぼ平行である。そこから少し成長した領域(b)ではBPDが<11-20>方向へ徐々に曲がりはじめ、その後もう少し成長した部分(c)ではBPDが<11-20>方向と平行になり、最終的(d)にはTEDに変換されている。変換状況を模式的に表すと図5のようになる。

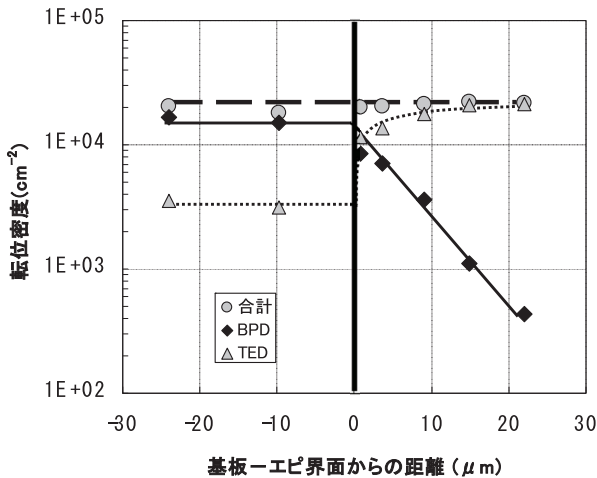


図3 MSE膜厚と転位密度の関係

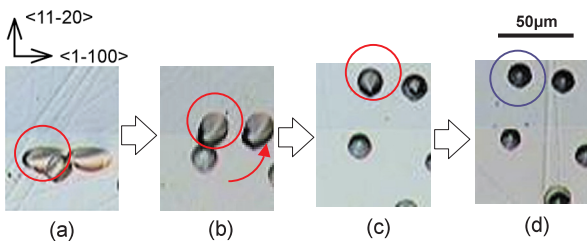


図4 エッチピット像によるBPDの移り変わり

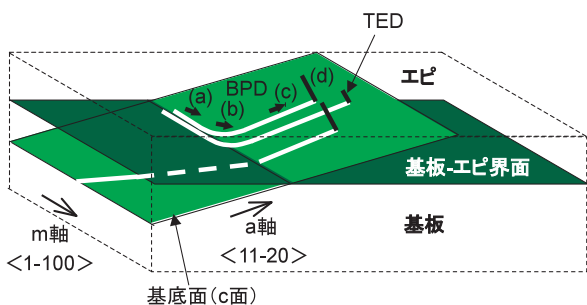


図5 BPDの軌跡 (模式図)

#### 4.2 TSD低減

8° OFF 4H-SiC基板上MSE膜の放射光X線トポグラフィ観察結果を図6に示す。TSDは白点となるが観察像には現れていない。代わりに写っている白い帯状の模様はTSDが別の欠陥(Frank型積層欠陥)に変換したものである。エッチピットによる計測の結果、TSDがほぼ100%低減できていることがわかった。

エッチングと研磨を繰り返したTSDの移り変わりを図7に示す。この結果からもわかるようにTSD-Frank型欠陥への変換は基板-膜界面付近で起こっている。

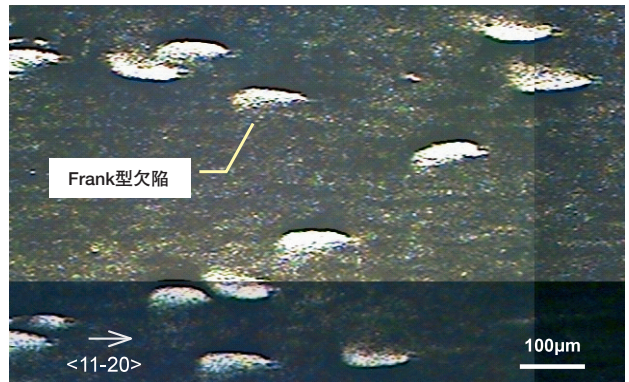


図6 放射光X線トポグラフィ像

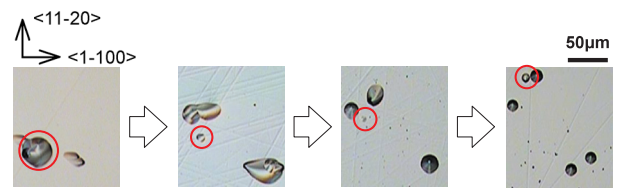


図7 エッチピット像によるTSDの移り変わり

#### 4.3 エッチピット計測技術

転位の挙動や密度を正しく把握するためエッチピット計測技術の改良にも取り組んでいる。SiC膜中に含まれる窒素濃度が高くなる( $1 \times 10^{16} \text{cm}^{-3}$ 以上)と、通常用いられる熔融KOHエッチングではTSDとTEDの判別が困難であったり、転位そのものが現れにくくなる現象が起きる。このため、NaOH:KOH共融物による熔融塩エッチングや、さらに追加的な熔融KOHエッチングを組合せながら、より正確な転位密度の把握に努めている<sup>(7)</sup>。

### 5. MSE膜実用化に向けた取組み

#### 5.1 バッファ膜技術

当社では現在、MSEの欠陥低減機能を活かし、SiC基板中の問題欠陥を活性層に伝播させない事を目的としたバッファ膜(基板欠陥を低減させる機能膜)の実用化に取り組んでいる。バッファ膜として求められる要素は欠陥低減以外に下記がある。

- ① 高いドナー密度 (窒素濃度 $5 \times 10^{17} \text{cm}^{-3}$ 以上)
- ② 表面平坦性

ドナー密度については材料を含む膜成長環境から窒素(N)を導入し目標値を達成している(図8)。また表面についてはMSE膜の精密研磨(CMP)によって $Ra=0.2 \text{nm}$ 以下と極めて高い平坦性を確保できている(図9)。

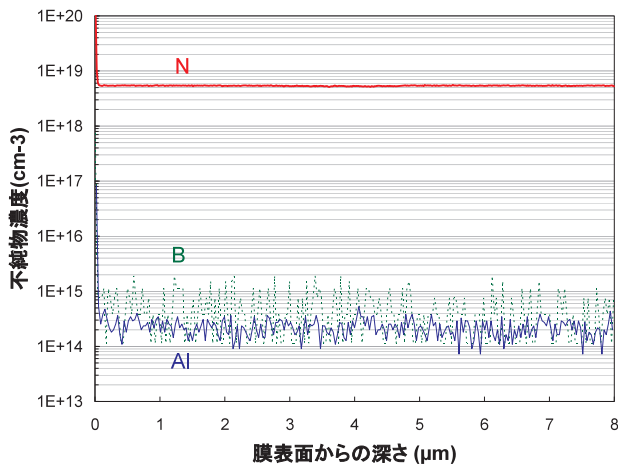


図8 MSE膜不純物濃度プロファイル

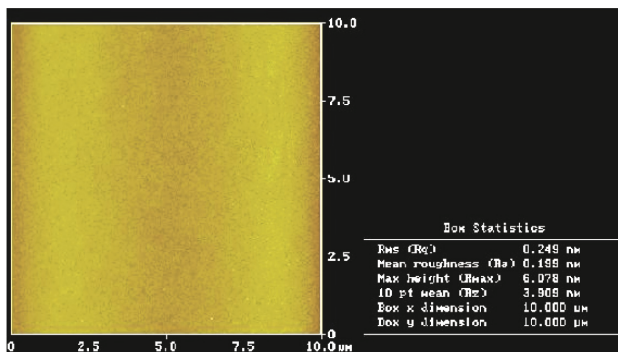


図9 MSE膜表面(研磨後)AFM像

## 5. 2 大面積化及び低OFF角化

SiCパワー半導体が飛躍的に普及するためには、歩留り向上と共にSiC基板の大面積化による製造コストの低減が必須となる。この状況を踏まえ、2010年度に最大6インチ基板を搭載できる大型MSE成長炉(図10)を導入し、主流となりつつある4インチ基板への膜成長を行う体制を整えた。

今後はさらなる大面積基板への膜成長に備えると共に、MSE膜製造コスト低減や欠陥低減効率向上などのブラッシュアップに努める予定である。

SiCパワー半導体全体の技術動向として、基板コスト低減の観点から低OFF角化が進んでいる。これまでの試験結果から4° OFF基板を用いても上記の欠陥低減機能が有効である事を確認しているが、更なる低OFF角化への要望にも充分応えられると考えている。

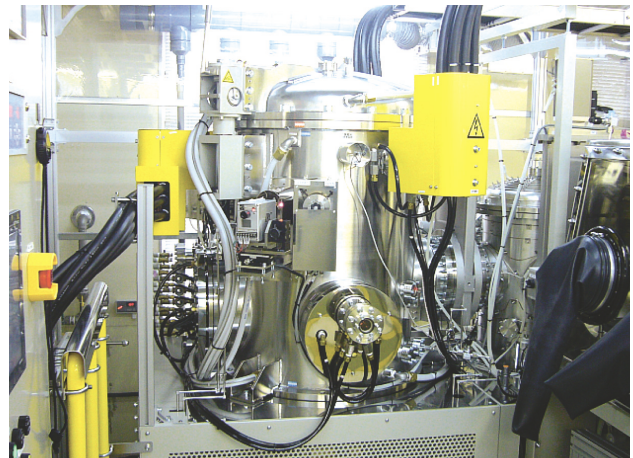


図10 大型MSE成長炉外観

## 6. まとめ

MSEバッファ膜によりSiCパワー半導体に悪影響を及ぼすSiC基板中の転位欠陥を低減する開発を行ってきた。バッファ膜として求められる機能を満たしつつ大面積基板への成長に取り組んでいる。来るべきSiCパワー半導体の普及に向け今後も精力的に開発を進め、生産体制を整えていく予定である。

最後に、本技術開発の一部は独立行政法人新エネルギー・産業技術総合開発機構の補助事業にて実施したものである。また、関西学院大学 金子忠昭教授には本開発を進めるにあたり各種の御指導を頂いた。関係各位の御支援・御指導に深く感謝する。

## 参考文献

- (1) J.P. Bergman et al., Mater. Sci. Forum, Vol. 353-356 (2001) pp.299.
- (2) Brett A. Hull et al., Mater. Sci. Forum, Vol. 600-603 (2009) pp.931.
- (3) 先崎純寿 他、第56回応用物理学関係連合講演会予稿集、30p-F-7 (2009)
- (4) H. Tsuchida et al., Mater. Sci. Forum, Vol. 600-603 (2009) pp.267.
- (5) S. Nishitani, T. Kaneko, J. Cryst. Growth, Vol.310, No.7-9 (2008) pp.1815
- (6) 浜田信吉 他、第69回応用物理学学術講演会予稿集、2a-CE-1 (2008)
- (7) 浜田信吉 他、第57回応用物理学関係連合講演会予稿集、17a-TJ-7 (2010)

執筆者紹介

---



松浪 徹 Toru Matsunami  
(株)エコトロン 研究グループ長



吉岡 久 Hisashi Yoshioka  
(株)エコトロン 研究グループ



浜田信吉 Shinkichi Hamada  
(株)エコトロン 研究グループ



中村信彦 Nobuhiko Nakamura  
(株)エコトロン 研究グループ 主任